



Université Claude Bernard



Lyon 1

# DIPLÔME NATIONAL DE DOCTORAT

(Arrêté du 25 mai 2016)

Date de la soutenance : **30 septembre 2021**

Nom de famille et prénom de l'auteur : **Monsieur CHEN Xiushan**

Titre de la thèse : « *Développement de modules électroniques frontaux pour des détecteurs de rayons gamma et de particules chargées* »

## Résumé



Le travail de cette thèse s'inscrit dans le cadre de deux projets de développement : CLaRyS (caméras gamma prompts) et CMS muon (détecteur iRPC (improved Resistive Plate Chambers en anglais)). Il porte d'une part, sur la conception et la mise en œuvre d'une électronique frontale de mesure de temps par TDC (Time-to-Digital Converter en anglais) sur FPGA, et d'autre part, sur l'intégration de TDC dans des systèmes d'application.

Plusieurs TDCs se sont développés en s'appuyant sur la méthode Nutt (combinaison de mesure du temps grossier et du temps fin avec interpolation), pour optimiser la plage dynamique de mesure et la résolution temporelle. Nous avons conçu, pour le projet CLaRyS, un TDC multi-phase avec l'enregistrement déclenché par le signal à mesurer ; et pour le projet iRPC, trois versions de TDC TDL (Tapped Delay Line en anglais). Le TDC multi-phase utilise un minimum de ressource de FPGA, tandis que les trois versions du TDC-TDL sont respectivement pour les besoins spécifiques : la mesure de largeur d'impulsion du signal (TOT : Time-Over-Threshold en anglais), l'immunité au bruit et une grande précision de mesure temporelle ( $< 3.6$  ps en RMS (Root-Mean-Square en anglais)).

D'autre part, une carte frontale « hodoscope » pour une caméra gamma a été développée dans le cadre du projet CLaRyS. Elle incorpore un FPGA StratixII GX intégrant le TDC multi-phase sur 3 voies identiques. Ce développement inclut des microprogrammes sur FPGA (« firmware ») contrôlant le TDC et la communication des données. D'autres firmwares avec des fonctions similaires ont été mis en œuvre sur les FPGAs de deux autres cartes frontales : carte « absorbeur » de la caméra gamma et carte FEBV1 du projet iRPC. Ces réalisations « hardware » et « firmware » ont été testées et validées en conditions expérimentales avec faisceaux d'ions, rayonnements cosmiques et sources radioactives.

**Mot clé** : TDC, firmware sur FPGA, carte frontale, caméras gamma, iRPC (improved Resistive Plate Chambers).